两量子比特门通过线性规划合成异构指令集

Evan McKinney^{*†}, Lev S. Bishop[†]

*Department of Electrical and Computer Engineering, University of Pittsburgh, Pittsburgh, PA, USA [†]IBM Quantum, IBM T.J. Watson Research Center, Yorktown Heights, NY, USA

evm33@pitt.edu, lsbishop@us.ibm.com

摘要—我们提出了贪婪算法学习包(全局酉线性规划合成), 这是一种分段 Cartan 轨迹方法,通过将综合问题分解为局部可 解的子问题,将任意两量子比特酉矩阵编译成原生门集。每个片 段对应于一个深度-2 电路,该电路是从规范门不变量上的线性 程序综合而来,并受到量子 Littlewood-Richardson (QLR) 约束的影响。中间不变量通过非线性最小二乘优化连接起来以恢 复片段之间的局部操作。这种混合 LP-数值方法使得在整个参数 化指令集上实现稳健合成成为可能。随着量子硬件的不断发展, GULPS 提供了一种可扩展、指令集架构感知的编译策略,适合 集成到 Qiskit 等平台中。

Index Terms—量子计算、量子编译等

I. 介绍

两量子比特相互作用是量子电路的基础。除了生成纠 缠,它们对于实现一系列量子算法、分解高层次幺正算符 以及通过 SWAP 操作将这些分解映射到硬件中至关重要。 例如,变分算法利用两量子比特操作来模拟二体哈密顿量 项,而诸如 Shor 算法和 Grover 算法等最终会通过 Cosine-Sine 或 Quantum Shannon 分解等方法分解成一系列受控 相位两量子比特门 [1]-[4]。

近期硬件的进步导致了越来越异构的量子指令集架构 (ISA)的出现。现代超导量子比特平台常规实现多种类型 的两量子比特相互作用,包括 iSWAP (通过微波光子交换 介导)和 CZ (在 | f 〉状态上积累相位)[5]。先进的技术如框 架跟踪使得标准的交叉共振门可以转化为通用 SU(4) 操作 符,极大地扩展了可用的基本门集[6]。此外,分数[7],[8] 和连续门[9]-[12] 的发展提供了硬件能力进步的明确证据。

历史上,编译和综合主要围绕 CNOT 门进行框架化 ——这一惯例在系统以 CZ 或交叉共振基础门构建时工作 良好。尽管硬件多样性不断增加,合成技术大多仍然局限 于这种以 CNOT 为中心的观点~ [13],[14]。虽然对于特定 的门族(如 B 门、XX 族、iSWAP 和 √iSWAP)存在分析 编译方法,但它们并未充分利用一组异构双量子比特交互 的潜力。访问多样化的基础不仅减少了电路合成所需的运 算数量,还能够使用更小的角度降低整体分解成本,使变



图 1. 在 Weyl 腔室中由分解器生成的 ISA*G* = $\{\sqrt[3]{CX}, \sqrt[3]{CX}, \sqrt[3]{iSWAP}, \sqrt[3]{iSWAP}\}$ 的分段轨迹分解。

分问题中的参数化电路(PQC)方案更加灵活,并支持更 先进的电路路由策略~ [15]-[18]。

当前的数值综合方法可以在一定程度上处理这些不同的基础;然而,随着指令集变得越来越异构,它们最终将 难以扩展 [19]-[22]。这一限制突显了迫切需要开发能够有 效利用现代量子硬件架构中所有可用 ISAs 的新方法。

在这项工作中,我们介绍了 GULPS,这是一种强大的编译技术,可以通过将一个大的、难以处理的优化问题 分解为一系列较小的、独立可解的子问题来扩展到任意复 杂的指令集。

我们的综合方法将目标两量子比特幺正实现视为在门

不变量空间中从恒等变换移动到目标幺正变换的一条轨迹 的遍历过程。这一想法源自于使用随时间变化的控制哈密 顿量 [23] 描述的连续参数化门不变量。

GULPS 并没有试图一次性解决全局综合问题,而是 将其分解为一系列深度为二的段落,每一段都使用线性规 划进行合成,并从指令集架构中选择适当的基底门。

本工作的关键贡献包括:

- 分段卡坦轨迹公式:我们提出了一种新的公式,将两量子比特门合成问题分解为可以独立求解的参数化深度两层电路。
- 基于线性规划的中间不变量求解器:我们通过将单值 多面体约束重新形式化为一组线性不等式来开发一个 有效的线性规划(LP)求解器。
- 数值重组策略:我们介绍了一种稳健的数值方法,将
 独立优化的段重新组合成一个与目标量子指令集兼容
 的完整分解。

II. 背景

两量子比特门不变量已被广泛研究,并提供了一种简 洁的方法来表征两个量子比特幺正操作的非局部性质。特 别是,每个两量子比特幺正操作 *U* ∈ PU(4)(即整体相位 下的幺正群)都可以通过卡坦 KAK 分解 [24]表达为标准 形式。在这种形式中,*U*的非局部内容与局部单量子比特 旋转分离:

$$U = K \cdot \operatorname{CAN}(a_1, a_2, a_3) \cdot K', \tag{1}$$



其中 $K, K' \in PU(2) \times PU(2)$ 是局部幺正变换,

$$\operatorname{CAN}(a_1, a_2, a_3) = \exp\left(-i\left(a_1XX + a_2YY + a_3ZZ\right)\right) (2)$$

是规范的两量子比特门。三个实参数 (*a*₁, *a*₂, *a*₃) 作为不变 量,完全刻画了非局部性质 *U* [23]–[25]。

两量子比特门被定义为局部等价,如果它们具有相同的规范参数——也就是说,如果存在局部幺正矩阵 *K*, *K*' 使得

$$U = K V K' \implies U \simeq V.$$

在实际应用中,当需要时,可以将局部等价提升为更强的 幺正等价。例如,表达式

$$\operatorname{CAN}(U) = K U K'$$
 and $\operatorname{CAN}(V) = L V L'$,

如果 CAN(U) = CAN(V), 那么我们有

$$U = K^{\dagger} L V L' K'^{\dagger}.$$
(3)

门不变量提供了一种简洁的方式来表征两量子比特门的非局域性质。它们特别适用于指导从物理哈密顿量导出的幺正合成或最优控制,例如将保真度的度量与几何距离 [26]-[33]联系起来。此外,由于单量子比特门(和全局相位)的成本极低(例如,虚拟-z旋转)[34],在关注 ISA 特性时可以忽略它们。

备注 II.1. 两量子比特不变量存在多种形式,但它们都携 带相同的信息,并且可以使用显式公式 [35] 相互转换。单 值性不等式使用 Cartan 双的对数谱 (γ(U^Q))。然而,我 们后来将其翻译成 Makhlin 不变量以编写可微成本函数和 Weyl 室不变量用于可视化。

A. 单值群多面体线性不等式

在之前的工作 [36] 中,已经表明可以通过包含两个两 量子比特门的电路到达的两量子比特幺正子空间可以完全 由一组有限的线性不等式来表征。这种表述将综合问题简 化为一个乘法特征值问题:如果考虑两个固定的两量子比 特门,比如说 *G*₁ 和 *G*₂,那么任何通过

$$T = K_2 G_2 K_1 G_1 K_0$$

获得的幺正 T 都会受限于一定的规范参数范围。这由关键 结果(定理 23, [36])给出:如果选择整数 r, k > 0满足 r + k = n(在两量子比特情况下为 n = 4),并且选取序列 $a \in Q_{r,k}, b \in Q_{r,k}, c \in Q_{r,k}, 使得相关的量子李特尔伍$ $德-理查森系数 <math>N_{a,b}^{c,d}(r,k) = 1$,那么规范参数必须满足线 性不等式

$$d - \sum_{i=1}^{r} \left(\alpha_{k+i} - a_i \right) - \sum_{i=1}^{r} \left(\beta_{k+i} - b_i \right) + \sum_{i=1}^{r} \left(\delta_{k+i} - c_i \right) \ge 0.$$
(4)

所有这样的 QLR 不等式集合,通过允许的 r、k 和来 自 Q_{r,k} 的序列的选择定义了单值群多面体,即双量子比特 不变空间中的凸区域。

B. 电路句子

令 *G* 表示两个量子比特的指令集架构,原则上可以参数化;然而,在这里我们假设 *G* 是一组离散的两量子比特基元门。基于此 ISA 构建的电路句子是这些基元门与局部单量子比特旋转交错的固定序列。形式上,电路语句可以表示为

$$S: \theta \mapsto \Big(K_0(\theta), G_1, K_1(\theta), G_2, \dots, G_n, K_n(\theta)\Big), \quad (5)$$

其中每个 $G_j \in G$ 都是一个固定的基元门,而每个 $K_j(\theta)$ 则 是依赖于参数 θ 的局部幺正变换。所有通过改变局部旋转 来实现的幺正变换集合在不变量空间中形成一个凸区域; 这个区域被称为电路多面体。虽然局部旋转决定了电路句 子产生的特定最终幺正变换,但它们不会影响由固定序列 (G_1, G_2, \ldots, G_n) 条件下的非局域不变量的范围。因此,句 子唯一确定了电路多面体。为了强调电路多面体相对于固 定基门顺序的不变性,请考虑以下结果。

定理 II.1. 对于任意电路句子 S 和固定门 (G_1, \ldots, G_n) 的 任何置换 π ,存在局部酉变换使得重新排序后的句子

$$\tilde{S}: \theta \mapsto \left(\tilde{K}_0(\theta), G_{\pi(1)}, \tilde{K}_1(\theta), G_{\pi(2)}, \dots, G_{\pi(n)}, \tilde{K}_n(\theta)\right)$$

实现一个与S产生的酉变换局部等价的酉变换。换句话说, 电路多面体在固定门的任意置换下是不变的。

证明.我们首先证明一个相邻交换可以通过适当的局部么 正变换来补偿。考虑两个门电路的句子

$$T = K_2 G_2 K_1 G_1 K_0.$$

取整个电路的伴随得到

$$T^{\dagger} = K_0^{\dagger} G_1^{\dagger} K_1^{\dagger} G_2^{\dagger} K_2^{\dagger}.$$

我们断言对于任何固定的门*U*,我们有*U*[†] ~ *U*,其中"~" 表示一个较弱的局部等价——不变量在不影响整体解空间 的情况下保持符号变化。由于局部幺正算子的伴随仍然是 局部幺正算子,因此有

$$T^{\dagger} \sim K_0^{\dagger} G_1 K_1^{\dagger} G_2 K_2^{\dagger}$$

通过重新标记局部幺正算子 (例如, $\tilde{K}_2 = K_0^{\dagger}, \tilde{K}_1 = K_1^{\dagger}, \tilde{K}_0 = K_2^{\dagger}$),我们发现

$$T \sim \tilde{K}_2 G_1 \tilde{K}_1 G_2 \tilde{K}_0$$

由于电路句子中固定门的任何排列都可以通过一系列 这样的相邻交换来实现,因此该论证可以通过归纳推广到 一般情况。因此,重新排序固定的门不会改变整体的非局 域操作(从而也不会改变电路多面体)。□

III. 分段卡塔诺轨迹

GULPS 构建了一个完整的合成轨迹——从单位元到 目标两量子比特门——通过将分解划分为一系列连续的 段,每一段都受 QLR 不等式的约束。控制第*i*步分解的不 等式集表示为

 $\mathcal{L}(C_{i-1}, G_i, C_i) \leq 0, \quad \text{for } i = 1, \dots, n, \tag{6}$



图 2. 每个基元门步骤的电路不变量对于某些两量子比特分解电路句子。

其中 C_{i-1} 是紧接在应用具有不变量 G_i 的基底门之前的规 范不变量 (一组三个实数), 而 C_i 是其应用后得到的不变 量 (图 2)。

当所有这些段约束的并集,

$$\bigcup_{i=1}^{n} \mathcal{L}(C_{i-1}, G_i, C_i) \leq 0, \tag{7}$$

与规定的边界条件同时满足时,

$$\operatorname{CAN}(C_0) \simeq I \quad \text{and} \quad \operatorname{CAN}(C_n) \simeq T,$$
 (8)

其中 I 是单位矩阵, T 是目标幺正矩阵。

由于 C_1 直接由第一个基门 G_1 确定,对应前两个步骤 的约束条件 $\mathcal{L}(C_0, G_1, C_1)$ and $\mathcal{L}(C_1, G_2, C_2)$ 可以合并 为一个有效的约束条件 $\mathcal{L}(G_1, G_2, C_2) \leq 0$ 。在一个包含 n基元门的序列中,整体公式包括 72(n-1) 个线性不等式 (因为从 C_0 到 G_1 的部分是平凡的),并引入了 3(n-2) 个 自由连续变量 $(C_2, \ldots, C_{n-1}$ 的分量,其中 C_0 和 C_n 固定)。

A. 线性规划形式主义

GULPS 将门综合问题转化为中间规范不变量 C_1, \ldots, C_{n-1} 上的可行性问题。我们将单值性约束收集到 一个标准线性规划 (LP)形式 $Ax \leq b$ 中,其中决策向量 x包含所有自由不变量和其他与门选择或参数化相关的辅助 变量。我们考虑了四种这样的表述:

• 固定句子,离散 ISA。

在这种情况下,每个基元门 *G_i* 都是从一个已知的离 散集合 *G* 中选择的,并且完整的句子 (*G*₁,...,*G_n*) 是 预先指定的。线性规划然后仅求解中间不变量:

$$x^{T} = [C_{2}, C_{3}, \dots, C_{n-1}] \in \mathbb{R}^{3(n-2)}.$$
 (9)

目标是简单的——仅仅是找到任何可行的解:

min 0 subject to
$$Ax \leq b$$
. (10)

候选句子按总成本启发式排序(参见定理 II.1),并对 每个进行线性规划可行性检查。

• 固定句子,参数化指令集架构。

这里句子结构是固定的,但每个 G_i 都是从一个连续 参数化的门族 (例如, $XY(\phi)$) 中抽取的。现在的 LP 求解门参数和不变量:

$$x^{T} = [\phi_1, \dots, \phi_n, C_2, \dots, C_{n-1}],$$
 (11)

目标是最小化总相互作用强度:

$$\min \sum_{i} \phi_i \quad \text{subject to} \quad Ax \leqslant b. \tag{12}$$

• 通过 MILP 选择门,离散 ISA。

如果句子不是预先确定的, GULPS 可以扩展为从 ISA $\mathcal{G} = \{G^{(1)}, \ldots, G^{(m)}\}$ 中使用二进制变量 $k_{ij} \in \{0, 1\}$ 来选择每个门,其中 $k_{ij} = 1$ 表示选择了位置 *i* 的门 $G^{(j)}$ 。决策向量为:

$$x^{T} = [k_{11}, \dots, k_{nm}, C_{2}, \dots, C_{n-1}].$$
 (13)

受以下约束条件限制,对于每个位置 i:

$$\sum_{j=1}^{m} k_{ij} = 1, \quad \forall i.$$
(14)

这产生了一个混合整数线性规划(MILP),与枚举固 定句子相比,它带来了显著的开销。

• 门选择,参数化指令集架构。

在最一般的表述中,引入了二元选择变量 k_{ij} 和连续 门参数 $\phi_i^{(j)}$,导致条件约束:

$$k_{ij} = 1 \Rightarrow G_i = G^{(j)}(\phi^{(j)}). \tag{15}$$

虽然这支持极为丰富的指令集架构 (ISAs), 但在没有 激进的约束剪枝或混合搜索策略的情况下, 实际应用 的可能性不大。

在此工作中,我们主要关注于**离散 ISA 与固定句子**设置。对于每个分解段,约束条件表示为

$$\mathcal{L}_{j}(C_{i-1}, G_{i}, C_{i}) := A_{j}^{(i)} x \leq b_{j}^{(i)},$$
(16)

其中 $A_j^{(i)}$ 针对决策变量的子向量x,并将固定组件(如 C_0 、 C_n 和门不变量)纳入右侧b。整个系统通过在所有段上堆叠这些约束块构建而成。其他 LP 变体基本上保持相同的块结构,但需要更复杂的索引。

对于中等规模的 ISAs (|G| ≤ 10),我们发现枚举门序 列并对每个候选句子求解一个完全连续的线性规划要显著 更有效。通过基于交互强度、门持续时间或预期保真度优 先级队列来排序句子,GULPS 确保遇到的第一个可行分 解也是成本最低的。这种策略能够在快速拒绝不可行序列 的同时利用线性规划求解器的效率。 尽管我们实现了完整的基于 MILP 的公式,二进制决 策变量引入的开销相当大,即使包括对称破缺等专门优化 也是如此。实际上,当最优句子长度事先未知时,MILP 公 式变得不太有吸引力。在这种情况下,求解器必须假设一 个最大句子长度,并用身份门填充未使用的槽位,进一步 增加变量数量和问题复杂度。

对于大多数目的而言, *T* 和 -*T* 之间没有可观察到的 差异。因此, GULPS 同时考虑目标及其 ρ-反射。实际上, 可以依次求解两个不同的候选线性规划问题, 一个用于 *T*, 另一个用于 -*T*,或者在混合整数线性规划公式中,引入 一个额外的二进制变量来选择 *T* 和 -*T* 之间的一个(参见 推论 25 [36])。

因此, GULPS 中的线性规划步骤确定了中间坐标 *C*₁,...,*C*_{*n*-1}。下一步是计算交织每个基本门的操作,从 而合成整个电路句子的各个部分。

B. 每段的数值合成

一旦 LP 求解器返回中间规范不变量序列 { C_i } 和一个 基元门序列 { G_i },剩下的任务就是合成这些片段的局部旋转。在这个阶段,我们的目标是计算未知的内部局部旋转,用 U 表示,当插入到规范不变量 C_{i-1} 与下一个基元门 G_i 之间时,会产生一个与所需不变量局部等价的幺正变换。 相应的外部局部旋转,用 K 表示,然后通过 Cartan KAK 分解恢复,将局部等价升级为完全幺正等价。这里,U 和 K 属于 PU(2) × PU(2);为了简洁起见,尽管不同的段使 用了不同的外部旋转,但我们并未对 K 进行索引。

考虑一个三段分解(省略了平凡的初始段)。线性规划 给出:

$$C_2 \simeq G_2 U_1 G_1; \quad T \simeq G_3 U_2 C_2.$$

因此,存在 K 使得

$$\operatorname{CAN}(C_2) = K\left(G_2 \, U_1 \, G_1\right) K.$$

由于 C₂ 仅由其不变量定义,我们可以用规范形式表示它, 从而使

$$T \simeq G_3 U_2 \operatorname{CAN}(C_2).$$

一旦确定了 U₁ 和 U₂,整体幺正性通过恢复缺失的外部旋转来组装。在三段情况下,最终的幺正变换可以写成

$$T = K \left[\left(K G_3 U_2 G_2 K \right) U_1 G_1 \right] K,$$

在合并相邻局部旋转后,它呈现出的形式为

$$T = K G_3 K G_2 K G_1 K.$$

更一般地说,给定一个 *n*-段 LP 解,综合问题简化为 独立求解每个段落 *i*:

$$\operatorname{CAN}(C_i) \simeq \operatorname{CAN}(C_{i-1}) U_{i-1} G_i, \qquad (17)$$

这对应于有效饱和问题([36]中的问题12.2)。在计算了局部门之后,最终的目标幺正矩阵则以嵌套形式表示:

$$T = K \Big(G_n U_{n-1} \left(\cdots \left(K G_2 U_1 G_1 \right) \cdots \right) \Big) K.$$
 (18)

请注意,合成原则上可以顺序进行。一旦内部旋转 U_i 及其外部恢复被计算出来,该段落的合成幺正就可以被代 入到下一阶段的模板中,从而消除嵌套恢复操作的需求。 然而,在我们的实现中,我们独立解决每个段落,因为合 并单量子比特门的开销可以忽略不计,并且并行化子问题 提供了实际的好处。

在我们的实现中,我们将内部旋转参数化为一个 RV 门。具体而言,我们关联两个三参数向量 $\vec{v}_1, \vec{v}_2 \in \mathbb{R}^3$ 与每 个量子位上应用的单量子比特旋转。这导致给定段落的以 下假设:



其中旋转定义为

$$R(\vec{v}) = \exp\left(-i\frac{\vec{v}\cdot\sigma}{2}\right),\tag{20}$$

其中 $\sigma = (\sigma_x, \sigma_y, \sigma_z)$ 是泡利矩阵。

为了量化候选酉矩阵与目标之间的协议,我们比较它 们的 Makhlin 不变量 *M*[*G*]。我们将残差定义为

$$r(\vec{v}_1, \vec{v}_2) = M \left[U(\vec{v}_1, \vec{v}_2) \right] - M \left[U_{\text{target}} \right], \qquad (21)$$

我们的目标是最小化最小二乘代价函数:

$$\min_{\vec{v}_1, \vec{v}_2 \in \mathbb{R}^3} \| r(\vec{v}_1, \vec{v}_2) \|^2.$$
(22)

存在一个最优解 r = 0 是被保证的。

此优化使用 Levenberg – Marquardt 算法进行, $r(\vec{v}_1, \vec{v}_2)$ 的雅可比矩阵通过自动微分计算。 \vec{v}_1 和 \vec{v}_2 的初始猜测从 $[-2\pi, 2\pi]^3$ 均匀采样,并且算法迭代直到残差范数低于预设容差或达到最大迭代次数。

一旦获得最优参数 v₁^{*} 和 v₂^{*},它们会被转换为实现内 部旋转 U 的电路操作。然后使用 Cartan KAK 分解恢复缺 失的外部旋转,得到该段落的最终幺正变换:

$$\operatorname{CAN}(C_i) = K\left(G_i\left(R(\vec{v}_1^*) \otimes R(\vec{v}_2^*)\right)C_{i-1}\right)K.$$
 (23)

通过将此过程独立应用于每个段落,复杂两量子比特 幺正矩阵的合成被简化为一系列稳健的低维优化问题。



图 3. GULPS 在使用指令集 $\mathcal{G} = \{CX, \sqrt[3]{CX}, \sqrt[3]{CX}\}$ 处理 10,000 随 机两量子比特幺正矩阵时,归一化最优句子确定时间的直方图。持续时 间以 Qiskit 的 **XX** 分解器平均运行时间为基准进行归一化,该平均运行 时间由黑线标记为 1.0。

IV. 结果与讨论

我们首先验证我们的分段合成过程 GULPS 是否忠实 实现了所需的两个量子比特幺正变换。对于每个测试案例, 我们将合成的电路相乘,并将结果幺正与原始目标进行比 较,确认它们在局部等价性上的协议一致。为了可视化分 解过程,我们采样 Haar-随机的目标 [37] 并绘制相应的分 段 Cartan 轨迹在 Weyl 室(图 1)中。这些可视化展示出 轨迹连续地从恒等变换进展到目标状态,验证了 LP 返回 的中间不变量以及数值拼接的准确性。

为了使合成成本敏感,我们将相对持续时间成本与每 个基本门关联。在这个实验中,我们假设一个*CX*和一个 *√iSWAP*门在目标设备上消耗的时间相等——尽管其他 硬件可能会分配不同的成本。相应地,我们将以下相对持 续时间分配给基本门:

$$\mathcal{G} = \left\{ \sqrt[2]{CX} : \frac{1}{2}, \sqrt[3]{CX} : \frac{1}{3}, \sqrt[2]{iSWAP} : 1, \sqrt[3]{iSWAP} : \frac{2}{3} \right\}$$

这些因素在候选句子迭代分解过程中按成本递增顺序被纳 入: $S_1 = \{\sqrt[3]{CX}\}, S_2 = \{\sqrt[2]{CX}\}, S_3 = \{\sqrt[2]{iSWAP}\}, S_4 = \{\sqrt[3]{CX}, \sqrt[3]{CX}\}, S_5 = \{\sqrt[2]{CX}, \sqrt[3]{CX}\}, 等等。这种排序确保$ 线性规划找到的第一个可行轨迹是最便宜的。

接下来,为了评估合成性能,我们用 GULPS 基准测试 了确定有效电路句子所需的时间。图 3 显示了使用指令集

$\mathcal{G} = \{CX, \sqrt[2]{CX}, \sqrt[3]{CX}\}.$

找到前一个可行句子所需的时长分布情况,针对的是 10,000 个 Haar 随机目标门。这个集合与 Qiskit 的 XX 分 解器 (v1.4.0) 默认 ISA 相匹配。GULPS 的速度几乎和



图 4. 不同电路深度下使用指令集 $G = \{\sqrt[4]{iSWAP}\}$ 合成对应电路多面 体顶点的最坏情况目标时的数值综合收敛速率。这些结果反映了试图整 体优化日益增大的参数化电路的合成方法的局限性。相比之下,GULPS 通过反复合成保证可行的深度-2 段来规避这一问题,使更高深度的收敛 变得无关紧要。

Qiskit 的方法一样快(相差不到3倍),尽管它更通用且不限于 XX 类型的基底门。(请注意,此比较仅评估了确定_best_decomposition()的情况,不包括局部门旋转的合成。)解决方案时间的分布不是单峰的,这反映了不同的目标门在找到可行解之前需要拒绝不同数量的候选句子的事实。虽然 GULPS 平均速度稍慢一些,但它提供了更丰富的信息——即与每个段落相关的中间不变量。

传统数值合成的一个主要限制是必须对每个候选句子 进行迭代并尝试收敛。如果优化器失败,该句子将被拒绝, 并且过程将从不同的电路结构重新开始。这使得句子选择 成为瓶颈——特别是在指令集倾向于低角度门时,因为每 次拒绝所花费的时间可能相当大。实际上,必须通过增加 重启次数或放宽收敛容差来平衡过早拒绝的风险与编译 时间。

为了评估参数维度的影响,我们使用指令集 $G = \{\sqrt[4]{iSWAP}\}$ 进行了收敛实验。我们选择了一个最坏情况 下的目标幺正矩阵,位于相应电路多面体的顶点,并尝试 使用全局数值综合在深度 2 到 6 之间对其进行合成。每次 试验使用了 128 次优化器重启、一个最大迭代次数为 2048 的 Levenberg – Marquardt 求解器以及每项 10⁻⁸ 的残差阈 值。这种设置与现有的数值综合实现例如 NuOp [15] 相当, 尽管我们的实现方法在目标和求解器方法¹上有所不同。 图4中的结果显示,随着深度的增加,收敛成功率迅速 下降。虽然深度≤3仍可处理,但超过深度4后,收敛几乎 完全失败。这为合成带来了实际挑战,因为编译器仍然需 要首先尝试较浅的深度。由于收敛已经不可靠,因此很难 判断失败的尝试是反映了无效电路还是优化失败。GULPS 通过将合成分解为具有保证可行性的独立解决的深度-2段 来避免这种歧义。即使深度2的合成可能在每次尝试中都 无法收敛,但我们确信存在解决方案,这允许我们在不浪 费时间在根本上无效的候选者上的情况下投入更多的优化 工作,如额外的重启或迭代。

最后,仍有一些方向可以扩展这项工作。首先,我们 认为通过开发完全解析的构造规则,可能完全消除对数值 综合的需求。例如,在XX基础下,在两个XX门之间插 入一个单一的Z旋转就足以控制不变轨迹,如在[38]中所 示。这是因为Z与XX交换,允许单个连续参数引导分解。 类似的策略可能扩展到XX+YY基础,其中插入的Y和 X旋转可以分别选择性地调节XX和YY项。然而,将这 种方法推广到完整的XX+YY+ZZ基础——对于我们的 内部段落和任意起点相关而言——则显著更加困难。在这 种情况下,没有唯一的共轭轴,并且组件之间的干扰使基 于规则的构建复杂化。最近的工作概述了基于分层门结构 并合成残差片段到规范目标不变量的部分解决方案,但一 般分析综合规则仍然是一个开放问题[39]。我们预计在这 些构造中出现分析突破或使用参数化量子电路优化和量子 机器学习工具开发可微替代品。

其次,GULPS 可以扩展为更注重噪声或近似合成选择。例如,先前的工作 [38] 已经表明,可以通过将分解路 由到附近的不变坐标来降低门的成本,尤其是在不需要精 确保真度时。此外,如果单值 LP 产生多个可行解,可能 可以利用包含保真度感知成本函数的二次规划目标引导分 解向误差更低的序列发展。最后,我们旨在通过提供一个 作为模块化分解器 ()类的完整功能实现,将 GULPS 集 成到 Qiskit 中,使 ISA 感知合成流水线能够在标准编译 器工作流程中运行。

V. 结论

我们介绍了 GULPS (全局单一同态线性规划合成), 一种基于分段卡特兰轨迹的综合框架,它将全局两量子位 单元合成问题分解为一系列由规范不变量上的线性约束控 制的深度-2 子问题。我们的 LP 基础求解器有效地确定中 间不变量,并且一个轻量级数值过程恢复交错局部旋转。 这种混合方法保证了广泛门集的可行性,并避免了传统数 值综合常见的收敛问题。

¹与使用希尔伯特-施密特内积上的 BFGS 和 U3 单量子比特门的 NuOp [15] 不同,我们的方法(第 III-B 节)使用 Makhlin 不变量上的 Levenberg – Marquardt 优化以及随机变量单量子比特门。我们相信 它的表现至少与原始 NuOp 一样好或更好。

致谢

我们感谢 Ali Javadi-Abhari 和 Eric C. Peterson 在本 项工作开发过程中提供的讨论和反馈。

参考文献

- V. V. Shende, S. S. Bullock, and I. L. Markov, "Synthesis of quantum logic circuits," in *Proceedings of the 2005 Asia* and South Pacific Design Automation Conference, 2005, pp. 272–275.
- [2] B. Drury and P. Love, "Constructive quantum shannon decomposition from cartan involutions," *Journal of Physics A: Mathematical and Theoretical*, vol. 41, no. 39, p. 395305, 2008.
- [3] M. Saeedi, M. Arabzadeh, M. S. Zamani, and M. Sedighi, "Block-based quantum-logic synthesis," arXiv preprint arXiv:1011.2159, 2010.
- [4] D. Wierichs, M. West, R. T. Forestano, M. Cerezo, and N. Killoran, "Recursive cartan decompositions for unitary synthesis," arXiv preprint arXiv:2503.19014, 2025.
- [5] P. Krantz, M. Kjaergaard, F. Yan, T. P. Orlando, S. Gustavsson, and W. D. Oliver, "A quantum engineer's guide to superconducting qubits," *Applied Physics Reviews*, vol. 6, no. 2, p. 021318, Jun. 2019. [Online]. Available: https://pubs.aip.org/apr/article/6/2/021318/ 570326/A-quantum-engineer-s-guide-to-superconducting
- [6] K. X. Wei, I. Lauer, E. Pritchett, W. Shanks, D. C. McKay, and A. Javadi-Abhari, "Native two-qubit gates in fixed-coupling, fixed-frequency transmons beyond cross-resonance interaction," *PRX Quantum*, vol. 5, no. 2, p. 020338, 2024.
- [7] D. R. Pérez, P. Varosy, Z. Li, T. Roy, E. Kapit, and D. Schuster, "Error-Divisible Two-Qubit Gates," *Physical Review Applied*, vol. 19, no. 2, p. 024043, Feb. 2023, publisher: American Physical Society. [Online]. Available: https://link.aps.org/doi/10.1103/PhysRevApplied.19.024043
- [8] D. G. Almeida, K. Ferris, N. Kanzawa, B. R. Johnson, and R. Davis, "Fractional gates reduce circuit depth at the utility scale | IBM Quantum Computing Blog," Nov. 2024. [Online]. Available: https://www.ibm.com/quantum/ blog/fractional-gates
- B. Foxen, C. Neill, A. Dunsworth, P. Roushan, B. Chiaro, A. Megrant, J. Kelly, Z. Chen, K. Satzinger, R. Barends *et al.*, "Demonstrating a continuous set of two-qubit gates for nearterm quantum algorithms," *Physical Review Letters*, vol. 125, no. 12, p. 120504, 2020.
- [10] C. Scarato, K. Hanke, A. Remm, S. Lazăr, N. Lacroix, D. C. Zanuz, A. Flasby, A. Wallraff, and C. Hellings, "Realizing a continuous set of two-qubit gates parameterized by an idle time," arXiv preprint arXiv:2503.11204, 2025.
- [11] M. Sugawara and T. Satoh, "Su (4) gate design via unitary process tomography: its application to cross-resonance based superconducting quantum devices," arXiv preprint arXiv:2503.09343, 2025.
- [12] C. G. Yale, A. D. Burch, M. N. Chow, B. P. Ruzic, D. S. Lobser, B. K. McFarland, M. C. Revelle, and S. M. Clark, "Realization and calibration of continuously parameterized two-qubit gates on a trapped-ion quantum processor," arXiv preprint arXiv:2504.06259, 2025.

- [13] F. Vatan and C. Williams, "Optimal Quantum Circuits for General Two-Qubit Gates," *Physical Review A*, vol. 69, no. 3, p. 032315, Mar. 2004, arXiv:quant-ph/0308006. [Online]. Available: http://arxiv.org/abs/quant-ph/0308006
- [14] L. Madden and A. Simonetto, "Best approximate quantum compiling problems," ACM Transactions on Quantum Computing, vol. 3, no. 2, pp. 1–29, 2022, publisher: ACM New York, NY.
- [15] L. Lao, P. Murali, M. Martonosi, and D. Browne, "Designing calibration and expressivity-efficient instruction sets for quantum computing," in 2021 ACM/IEEE 48th Annual International Symposium on Computer Architecture (ISCA). IEEE, 2021, pp. 846–859.
- [16] A. Javadi, "Improving quantum circuits with heterogenous gatesets," in American Physical Society (March Meeting), 2023.
- [17] E. McKinney, M. Hatridge, and A. K. Jones, "Mirage: Quantum circuit decomposition and routing collaborative design using mirror gates," in 2024 IEEE International Symposium on High-Performance Computer Architecture (HPCA). IEEE, 2024, pp. 704–718.
- [18] J. Kalloor, M. Weiden, E. Younis, J. Kubiatowicz, B. De Jong, and C. Iancu, "Quantum hardware roofline: Evaluating the impact of gate expressivity on quantum processor design," in 2024 IEEE International Conference on Quantum Computing and Engineering (QCE), vol. 1. IEEE, 2024, pp. 805–816.
- [19] P. Rakyta and Z. Zimborás, "Approaching the theoretical limit in quantum gate decomposition," *Quantum*, vol. 6, p. 710, 2022.
- [20] E. Younis, K. Sen, K. Yelick, and C. Iancu, "QFAST: Quantum Synthesis Using a Hierarchical Continuous Circuit Space," Mar. 2020, arXiv:2003.04462 [quant-ph]. [Online]. Available: http://arxiv.org/abs/2003.04462
- [21] E. Smith, M. G. Davis, J. M. Larson, E. Younis, L. Bassman, W. Lavrijsen, and C. Iancu, "LEAP: Scaling Numerical Optimization Based Synthesis Using an Incremental Approach," *ACM Transactions on Quantum Computing*, p. 3548693, Aug. 2022. [Online]. Available: https://dl.acm.org/doi/10. 1145/3548693
- [22] N. A. Nemkov, E. O. Kiktenko, I. A. Luchnikov, and A. K. Fedorov, "Efficient variational synthesis of quantum circuits with coherent multi-start optimization," *Quantum*, vol. 7, p. 993, May 2023, arXiv:2205.01121 [quant-ph]. [Online]. Available: http://arxiv.org/abs/2205.01121
- [23] J. Zhang, J. Vala, S. Sastry, and K. B. Whaley, "Geometric theory of nonlocal two-qubit operations," *Physical Review A*, vol. 67, no. 4, p. 042313, 2003, publisher: APS.
- [24] R. R. Tucci, "An Introduction to Cartan's KAK Decomposition for QC Programmers," Jul. 2005, arXiv:quant-ph/0507171.
 [Online]. Available: http://arxiv.org/abs/quant-ph/0507171
- [25] Y. Makhlin, "Nonlocal properties of two-qubit gates and mixed states, and the optimization of quantum computations," *Quan*tum Information Processing, vol. 1, pp. 243–252, 2002.
- [26] P. Watts, J. Vala, M. M. Müller, T. Calarco, K. B. Whaley, D. M. Reich, M. H. Goerz, and C. P. Koch, "Optimizing for an arbitrary perfect entangler: I. Functionals," *Physical Review A*, vol. 91, no. 6, p. 062306, Jun. 2015, arXiv: 1412.7347. [Online]. Available: http://arxiv.org/abs/1412.7347
- [27] A. W. Cross, L. S. Bishop, S. Sheldon, P. D. Nation, and J. M. Gambetta, "Validating quantum computers using randomized

model circuits," *Physical Review A*, vol. 100, no. 3, p. 032328, Sep. 2019, arXiv:1811.12926 [quant-ph]. [Online]. Available: http://arxiv.org/abs/1811.12926

- [28] J. Zhang, J. Vala, S. Sastry, and K. B. Whaley, "Minimum construction of two-qubit quantum operations," *Physical Review Letters*, vol. 93, no. 2, p. 020502, Jul. 2004, arXiv:quant-ph/0312193. [Online]. Available: http://arxiv.org/abs/quant-ph/0312193
- [29] A. M. Childs, H. L. Haselgrove, and M. A. Nielsen, "Lower bounds on the complexity of simulating quantum gates," *Physical Review A*, vol. 68, no. 5, p. 052311, Nov. 2003. [Online]. Available: https://link.aps.org/doi/10.1103/ PhysRevA.68.052311
- [30] V. V. Shende, I. L. Markov, and S. S. Bullock, "Minimal universal two-qubit cnot-based circuits," arXiv preprint quantph/0308033, 2003.
- [31] S. F. Lin, S. Sussman, C. Duckering, P. S. Mundada, J. M. Baker, R. S. Kumar, A. A. Houck, and F. T. Chong, "Let each quantum bit choose its basis gates," in 2022 55th IEEE/ACM International Symposium on Microarchitecture (MICRO). IEEE, 2022, pp. 1042–1058.
- [32] E. McKinney, C. Zhou, M. Xia, M. Hatridge, and A. K. Jones, "Parallel Driving for Fast Quantum Computing Under Speed Limits," in *Proceedings of the 50th Annual International Symposium on Computer Architecture*, 2023, pp. 1–13.
- [33] F. Preti, M. Schilling, S. Jerbi, L. M. Trenkwalder, H. P. Nautrup, F. Motzoi, and H. J. Briegel, "Hybrid discretecontinuous compilation of trapped-ion quantum circuits with deep reinforcement learning," *Quantum*, vol. 8, p. 1343, 2024.
- [34] D. C. McKay, C. J. Wood, S. Sheldon, J. M. Chow, and J. M. Gambetta, "Efficient Z gates for quantum computing," *Physical Review A*, vol. 96, no. 2, Aug. 2017, publisher: American Physical Society (APS). [Online]. Available: http: //dx.doi.org/10.1103/PhysRevA.96.022330
- [35] P. Watts, M. O' Connor, and J. Vala, "Metric structure of the space of two-qubit gates, perfect entanglers and quantum control," *Entropy*, vol. 15, no. 6, pp. 1963–1984, 2013.
- [36] E. C. Peterson, G. E. Crooks, and R. S. Smith, "Fixed-depth two-qubit circuits and the monodromy polytope," *Quantum*, vol. 4, p. 247, 2020.
- [37] A. A. Mele, "Introduction to haar measure tools in quantum information: A beginner's tutorial," *Quantum*, vol. 8, p. 1340, 2024.
- [38] E. C. Peterson, L. S. Bishop, and A. Javadi-Abhari, "Optimal synthesis into fixed xx interactions," *Quantum*, vol. 6, p. 696, 2022.
- [39] A. Wu, "Design the quantum instruction set with the cartan coordinate analysis framework," arXiv preprint arXiv:2410.04008, 2024.